

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2013-239099

(P2013-239099A)

(43) 公開日 平成25年11月28日(2013.11.28)

(51) Int. Cl.	F I	テーマコード (参考)
<b>G06F 12/02 (2006.01)</b>	G06F 12/02 510A	5B060
<b>G06F 12/00 (2006.01)</b>	G06F 12/00 560B	
	G06F 12/00 597U	

審査請求 未請求 請求項の数 7 O L (全 16 頁)

(21) 出願番号	特願2012-113031 (P2012-113031)	(71) 出願人	000002185 ソニー株式会社 東京都港区港南1丁目7番1号
(22) 出願日	平成24年5月17日 (2012.5.17)	(74) 代理人	100167704 弁理士 中川 裕人
		(74) 代理人	100114122 弁理士 鈴木 伸夫
		(74) 代理人	100086841 弁理士 脇 篤夫
		(72) 発明者	麻生 伸吾 東京都港区港南1丁目7番1号 ソニー株式会社内
		Fターム(参考)	5B060 AA13 CB01

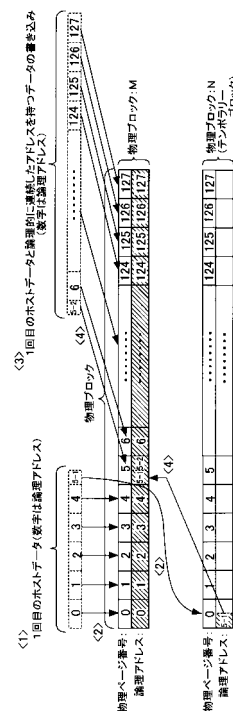
(54) 【発明の名称】 制御装置、記憶装置、記憶制御方法

(57) 【要約】

【課題】 不揮発性メモリの物理的書込最小単位の境界と一致しない切れ目を有するデータについての書き込みが行われる場合において、不要なガベージコレクションの発生を防止して処理速度及びデバイス寿命の低下の抑制を図る。

【解決手段】 書込指示されたデータの切れ目が不揮発性メモリの物理的書込最小単位の境界と一致しない場合に、上記物理的書込最小単位の満たない単位未満データを所定の一次的記憶領域に記憶させ、その後、上記単位未満データと論理アドレスが一致するデータの書き込みが指示された場合に、該論理アドレスが一致するデータと、上記一次的記憶領域に記憶させた上記単位未満データとを合わせたデータが対象とする物理的消去単位内に書き込まれるようにする。

【選択図】 図5



新1の実施の形態

**【特許請求の範囲】****【請求項 1】**

書込指示に応じて第 1 の不揮発性メモリにおける対象とする物理的消去単位内にデータを書き込むにあたり、上記書込指示されたデータの切れ目が上記第 1 の不揮発性メモリの物理的書込最小単位の境界と一致しない場合に、上記物理的書込最小単位に満たない単位未満データを所定の一次的記憶領域に記憶させ、その後、上記単位未満データと論理アドレスが一致するデータの書き込みが指示された場合に、該論理アドレスが一致するデータと、上記一次的記憶領域に記憶させた上記単位未満データとを合わせたデータが上記対象とする物理的消去単位内に書き込まれるように制御する制御部を備える

制御装置。

10

**【請求項 2】**

上記制御部は、

上記単位未満データに付される論理アドレスの情報に基づき、上記一次的記憶領域内における上記単位未満データの記憶状況を管理する単位未満データ管理情報を生成する

請求項 1 に記載の制御装置。

**【請求項 3】**

上記第 1 の不揮発性メモリ内の物理的消去単位が上記所定の一次的記憶領域として設定され、

上記制御部は、当該物理的消去単位内に上記単位未満データを記憶させる

請求項 1 に記載の制御装置。

20

**【請求項 4】**

上記第 1 の不揮発性メモリ外の第 2 の不揮発性メモリが上記所定の一次的記憶領域として設定され、

上記制御部は、上記第 2 の不揮発性メモリに上記単位未満データを記憶させる

請求項 1 に記載の制御装置。

**【請求項 5】**

上記制御部は、

NAND型フラッシュメモリである上記第 1 の不揮発性メモリに対して書込制御を行う請求項 1 に記載の制御装置。

**【請求項 6】**

第 1 の不揮発性メモリと、

書込指示に応じて上記第 1 の不揮発性メモリにおける対象とする物理的消去単位内にデータを書き込むにあたり、上記書込指示されたデータの切れ目が上記第 1 の不揮発性メモリの物理的書込最小単位の境界と一致しない場合に、上記物理的書込最小単位未満の単位未満データを所定の一次的記憶領域に記憶させ、その後、上記単位未満データと論理アドレスが一致するデータの書き込みが指示された場合に、該論理アドレスが一致するデータと、上記一次的記憶領域に記憶させた上記単位未満データとを合わせたデータが上記対象とする物理的消去単位内に書き込まれるように制御する制御部と

を備える記憶装置。

30

**【請求項 7】**

書込指示に応じて第 1 の不揮発性メモリにおける対象とする物理的消去単位内にデータを書き込むにあたり、上記書込指示されたデータの切れ目が上記第 1 の不揮発性メモリの物理的書込最小単位の境界と一致しない場合に、上記物理的書込最小単位未満の単位未満データを所定の一次的記憶領域に記憶させ、その後、上記単位未満データと論理アドレスが一致するデータの書き込みが指示された場合に、該論理アドレスが一致するデータと、上記一次的記憶領域に記憶させた上記単位未満データとを合わせたデータが上記対象とする物理的消去単位内に書き込まれるように制御する

記憶制御方法。

40

**【発明の詳細な説明】****【技術分野】**

50

## 【0001】

本技術は、不揮発性メモリについての制御装置、記憶装置、記憶制御方法に関し、特に書き込み指示されたデータの切れ目が上記不揮発性メモリの物理的書込最小単位の境界と一致しない場合の処理に関する。

## 【先行技術文献】

## 【特許文献】

## 【0002】

【特許文献1】特開2009-70098号公報

【特許文献2】特開2007-334852号公報

【特許文献3】特開2007-193838号公報

【特許文献4】特開2007-58840号公報

## 【背景技術】

## 【0003】

例えばNAND型フラッシュメモリなどの不揮発性メモリを用いた記憶装置が普及している。不揮発性メモリは、例えば各種電子機器、情報処理装置などで使用されるメモリカード、SSD (Solid State Drive)、eMMC (Embedded MultiMedia Card) などで利用されている。

上記特許文献1~4にはフラッシュメモリを用いた記憶装置が開示されている。

## 【0004】

不揮発性メモリでは、物理的な記憶領域のアドレスとして物理アドレスが使用される。これにより物理ブロック、物理ページ、物理セクタが設定されている。複数の物理セクタで物理ページが構成され、複数の物理ページで物理ブロックが構成される。

消去(イレース)は物理ブロック単位で行われ、書込(プログラム)及び読出(リード)は物理ページ単位で可能とされる。

ホスト機器側からのアドレス指定は、論理アドレスが用いられる。論理アドレスによる論理ブロック、論理ページが、上記の物理アドレスに対応づけられる。これによりアクセス要求時には論理アドレスが物理アドレスに変換されて、実際のフラッシュメモリへのアクセスが実行される。

## 【0005】

ここで、ホスト機器側から記憶装置側へ書き込み指示されるデータとしては、その切れ目が不揮発性メモリの物理ページ(書込最小単位)の境界と必ずしも一致するものとはならない。

書き込み指示されたデータの切れ目が物理ページの境界と一致しない場合には、該データの後端部に、データサイズが物理ページ単位未満のサイズとなるページ未満データが生じる。前述のように書込最小単位は物理ページ単位であるため、このようなページ未満データに対して論理的に連続したアドレスを持つデータ(つまり続き部分のデータ)の書き込みがその後指示された場合に、該指示されたデータの先頭部のデータ(これも物理ページ単位未満である)をどのように書き込むかが問題となる。

## 【0006】

従来手法では、書き込み指示されたデータの切れ目が物理ページの境界と一致する/しないに関わらず、書き込み指示されたデータ全体を対象とする物理ブロックに対して書き込むものとされている。そして、その後該書き込んだデータの続き部分の書き込みが指示されたときには、書込最小単位が物理ページ単位であるとの制約から、既に書き込まれているページ未満データと、該指示されたデータの先頭部のページ未満データとを結合して、該結合した1ページ分のデータを改めて別の物理ページに対して書き込むものとしている。

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0007】

上記のように従来手法では、書込指示されたデータの切れ目が物理ページの境界に一致

10

20

30

40

50

しない場合は、該データの後端部に生じるページ未満データを対象物理ブロックに書き込み、その後、該ページ未満データと対を為す（つまり論理ページアドレスが一致する）ページ未満データの書き込み指示があったときには、それらのページ単位データを結合して成る1ページ分のデータを、別の物理ページに対して書き込むようにされている。

【0008】

しかしながらこのような従来手法では、上記のようにページ単位データを結合して成る1ページ分のデータを別の物理ページに改めて書き込むようにされることに起因して、不要なガベージコレクションの発生を招く。

不要なガベージコレクションの発生により、処理速度の低下及びデバイス寿命の低下が問題となる。

【0009】

本技術は上記事情に鑑み為されたものであり、不揮発性メモリの物理的書込最小単位の境界と一致しない切れ目を有するデータについての書き込みが行われる場合において、不要なガベージコレクションの発生を防止して、処理速度及びデバイス寿命の低下の抑制を図ることをその課題とする。

【課題を解決するための手段】

【0010】

上記課題の解決のため、本技術では制御装置を以下のように構成することとした。

すなわち、本技術の制御装置は、書込指示に応じて第1の不揮発性メモリにおける対象とする物理的消去単位内にデータを書き込むにあたり、上記書込指示されたデータの切れ目が上記第1の不揮発性メモリの物理的書込最小単位の境界と一致しない場合に、上記物理的書込最小単位の満たない単位未満データを所定の一次的記憶領域に記憶させ、その後、上記単位未満データと論理アドレスが一致するデータの書き込みが指示された場合に、該論理アドレスが一致するデータと、上記一次的記憶領域に記憶させた上記単位未満データとを合わせたデータが上記対象とする物理的消去単位内に書き込まれるように制御する制御部を備えるものである。

【0011】

また本技術では記憶装置を以下のように構成することとした。

つまり、本技術の記憶装置は、第1の不揮発性メモリを備える。

また、書込指示に応じて上記第1の不揮発性メモリにおける対象とする物理的消去単位内にデータを書き込むにあたり、上記書込指示されたデータの切れ目が上記第1の不揮発性メモリの物理的書込最小単位の境界と一致しない場合に、上記物理的書込最小単位未満の単位未満データを所定の一次的記憶領域に記憶させ、その後、上記単位未満データと論理アドレスが一致するデータの書き込みが指示された場合に、該論理アドレスが一致するデータと、上記一次的記憶領域に記憶させた上記単位未満データとを合わせたデータが上記対象とする物理的消去単位内に書き込まれるように制御する制御部を備えるものである。

【0012】

上記のように本技術では、不揮発性メモリの物理的書込最小単位の境界と一致しない切れ目を有するデータについての書き込みが指示されて、上記単位未満データが生じた場合には、従来のように当該単位未満データを対象物理的消去単位内に書き込むものとはせず、所定の一次的記憶領域に記憶させておくものとしている。その後、上記単位未満データと論理アドレスが一致するデータの書き込みが指示された場合には、該論理アドレスが一致するデータと、上記一次的記憶領域に記憶させた上記単位未満データとを合わせたデータを、対象物理的消去単位内に書き込むものとしている。

このような本技術によれば、従来のように単位未満データを対象物理的消去単位内に書き込むことに起因して生じていたガベージコレクションの発生を効果的に防止することができる。不要なガベージコレクションの発生を防止できることで、処理速度及びデバイス寿命の低下を抑制できる。

【発明の効果】

10

20

30

40

50

## 【 0 0 1 3 】

本技術によれば、不揮発性メモリの物理的書込最小単位の境界と一致しない切れ目を有するデータについての書き込みが行われる場合において、不要なガベージコレクションの発生を防止して、処理速度及びデバイス寿命の低下の抑制を図ることができる。

## 【 図面の簡単な説明 】

## 【 0 0 1 4 】

【 図 1 】 実施の形態としての記憶装置の内部構成を示したブロック図である。

【 図 2 】 実施の形態における物理ブロックと物理ページとの関係を模式的に示した図である。

【 図 3 】 同一物理ブロック内に同一論理アドレスのデータを持つ物理ページの存在を禁止する従来方式についての説明図である。 10

【 図 4 】 同一物理ブロック内に同一論理アドレスのデータを持つ物理ページの存在を許可する従来方式についての説明図である。

【 図 5 】 第 1 の実施の形態としての書込手法についての説明図である。

【 図 6 】 ページ未満データ管理情報の構造例を示した図である。

【 図 7 】 ページ未満データ管理情報の作成処理を示したフローチャートである。

【 図 8 】 第 1 の実施の形態のデータ書き込み時の処理のフローチャートである。

【 図 9 】 第 2 の実施の形態としての書込手法についての説明図である。

## 【 発明を実施するための形態 】

## 【 0 0 1 5 】

20

以下、本技術に係る実施の形態について説明する。

なお、説明は以下の順序で行う。

## &lt; 1 . 第 1 の実施の形態 &gt;

## [ 1-1 . 記憶装置の構成 ]

## [ 1-2 . 従来 of 書込方式について ]

## [ 1-3 . 第 1 の実施の形態 of 書込手法 ]

## [ 1-4 . 処理手順 ]

## &lt; 2 . 第 2 の実施の形態 &gt;

## &lt; 3 . 変形例 &gt;

30

## 【 0 0 1 6 】

## &lt; 1 . 第 1 の実施の形態 &gt;

## [ 1-1 . 記憶装置の構成 ]

図 1 のブロック図は、本技術の記憶装置に係る実施の形態としてのメモリカード 1 の内部構成を示している。

メモリカード 1 はホスト機器 2 に接続され、記憶装置として用いられる。ホスト機器 2 としては、例えばパーソナルコンピュータ、デジタルスチルカメラ、ビデオカメラ、オーディオプレーヤ、ビデオプレーヤ、ゲーム機器、携帯電話機、PDA (Personal Digital Assistant) 等の情報端末など、各種の電子機器、情報処理装置が想定される。 40

## 【 0 0 1 7 】

メモリカード 1 は、制御部 1 1、インターナルRAM (Random Access Memory) 1 2、デバイスインターフェース 1 3、バッファRAM、フラッシュメモリ 1 5、及びNVメモリ (Non-Volatile Memory) 1 6 を備える。

## 【 0 0 1 8 】

制御部 1 1 はCPU (Central Processing Unit) によって形成され、メモリカード 1 の全体を制御する。このため制御部 1 1 はインターナルRAM 1 2 に置かれた命令コードを逐次実行する。主に制御部 1 1 は、ホスト機器 2 からのコマンドに応じたデータの書き込みや読み出しを実行させる。このため制御部 1 1 は、デバイスインターフェース 1 3 のホスト機器 2 とのデータ送受信動作制御、バッファRAM 1 4 の書込 / 読出動作の制御、 50

フラッシュメモリ 15 へのアクセス動作の制御を行う。

【0019】

インターナルRAM 12 は例えばSRAM (Static Random Access Memory) で構成される。インターナルRAM 12 は、制御部 11 が実行するプログラム (ファームウェア) の記憶や、ワーク領域として使用される。

デバイスインターフェース 13 はホスト機器 2 との間の通信を行う。

バッファRAM 14 はホスト機器 2 との間の転送データ (書込データや読出データ) のバッファリングに用いられる。

フラッシュメモリ 15 は、不揮発性のメモリであり、本例ではNAND型フラッシュメモリが用いられている。

【0020】

またNVメモリ 16 は、制御部 11 が各種処理で用いるデータの記憶が行われる不揮発性のメモリである。

【0021】

メモリカード 1 の基本的な動作としては、データ書込時には、ホスト機器 2 から書込要求とともに、書込アドレス (論理アドレス)、データサイズ、さらに書き込むべきデータが送られてくる。

ホスト機器 2 から送られてくるデータは、デバイスインターフェース 13 で受信されてバッファRAM 14 にバッファリングされる。そして制御部 11 の制御の下、データがフラッシュメモリ 15 に書き込まれる。制御部 11 は書込要求、書込アドレス、データサイズに応じてこれらの動作を制御する。

データ読出時にはホスト機器 2 から読出要求とともに、読出アドレス (論理アドレス)、データサイズが送られてくる。制御部 11 は、読出アドレス、データサイズに基づいてフラッシュメモリ 15 から指示されたデータの読み出しを行い、バッファRAM 14 にバッファリングする。また制御部 11 はバッファリングされた読出データに対してエラー訂正処理等を行う。そして読出データはバッファRAM 14 からデバイスインターフェース 13 に転送され、ホスト機器 2 に送信される。

【0022】

ところで、フラッシュメモリ 15 は、物理的な記憶領域のアドレスとして物理アドレスが使用される。これにより物理ブロック (Physical Block)、物理ページ (Physical Page)、物理セクタ (Physical Sector) が設定されている。複数の物理セクタで物理ページが構成され、また複数の物理ページで物理ブロックが構成される。

【0023】

図 2 は、物理ブロックと物理ページとの関係を模式的に示している。

本実施の形態では、1つの物理ブロックが128個の物理ページで構成されているとする。

なお、図示はしていないが、物理ページ内は複数の物理セクタに分けられている。

【0024】

消去 (イレース) は物理ブロック単位で行われる。また、書き込み (プログラム) 及び読み出し (リード) は物理ページ単位で可能とされる。つまり物理ブロックが物理的消去単位 (最小消去単位)、物理ページが物理的書込単位 (書込最小単位) となる。

【0025】

ホスト機器 2 側からのアドレス指定は、論理アドレスが用いられる。論理アドレスによる論理ブロック、論理ページ、論理セクタが、上記の物理アドレスに対応づけられる。すなわち、制御部 11 は論理アドレスと物理アドレスとを対応づけて論理・物理アドレス管理情報を形成し、ホスト機器 2 からのアクセス要求時には、指定される論理アドレスを論理・物理アドレス管理情報を参照して物理アドレスに変換する。そして物理アドレスにより、実際のフラッシュメモリ 15 へのアクセスを実行する。

【0026】

ここで以下、ホスト機器 2 から書き込みや読み出しが要求されるデータ (ホスト機器 2

10

20

30

40

50

が論理アドレスで管理するデータ)のことを「ホストデータ」と表記する。

【0027】

[1-2. 従来の書込方式について]

従前の一般的な書込方式の1つとしては、図3に示すような、同一物理ブロック内に同一論理アドレスのデータを持つ物理ページの存在を禁止している場合の書込方式を挙げることができる。

先ず前提として、図3においては、書込対象とする物理ブロック(物理ブロックMとする)が未使用の状態であったことを前提とする。

また図3では、対象とする物理ブロックMに対し書き込まれるべきホストデータについて、1回目の書込指示で論理アドレス=0、1、2、3、4、及び論理アドレス=5の前半部(以下、論理アドレス=5-1と表記)のデータの書き込みが指示され、2回目の書込指示で論理アドレス=5の後半部(以下、論理アドレス=5-2と表記)、及び論理アドレス=6~127のデータの書き込みが指示されたものとする。すなわち、1回目の書込指示として、その切れ目が物理ページの境界に一致しないデータについての書込指示が為され、2回目の書込指示として、その続き部分のデータ(論理的にアドレスが連続するデータ)の書込指示が為されたものである。

【0028】

図中<1>と示すように、この場合において1回目のホストデータの書込指示があったことに応じては、図中<2>で示すように、書込指示されたホストデータ(論理アドレス=0~5-1)を物理ブロックMの先頭物理ページ(物理ページ番号=0)から順に書き込む。

つまり物理ブロックは、その先頭物理ページ(物理ページ番号=0の物理ページ)から順に使用されていくものである。

このような書き込みが行われることで、物理ブロックM内の最終使用済み物理ページに対し、物理ページ単位未満のデータ(以下、ページ未満データと称する)が格納された状態となる。

ここで、上記「最終使用済み物理ページ」とは、上述のように物理ブロックが物理ページ番号=0の物理ページから順に使用されていくとの前提下で、その時点で過去に最新のデータ書込が行われた物理ページを意味するものである。

【0029】

上記<2>の後、図中<3>と示すように2回目のホストデータの書込指示があったとする。

書込最小単位=物理ページ単位であるため、1回目の書込指示に応じページ未満データである論理アドレス=5-1のデータが書き込まれた物理ページ番号=5の物理ページに対し、2回目で書込指示されたデータの先頭部にある論理アドレス=5-2のデータを書き込むことはできない。

さらに言えば、この図の場合では、同一物理ブロック内に同一論理アドレスを持つ物理ページの存在が禁止されていることから、論理アドレス=5-2のデータを、物理ブロックM内に書き込むこともできない。

【0030】

そこでこの場合には、<3>による2回目の書込指示に応じて、先ずは<4>と示すように、1回目書込指示で物理ブロックMに書き込んだ論理アドレス=0~4のデータ(つまりページ未満データを除いた部分)を、新たに確保した物理ブロックNに順に書き込む。

その上で<5>と示すように、1回目書込指示に応じて生じたページ未満データとしての論理アドレス=5-1のデータを一旦読み出して保持し、2回目書込指示で指示されたデータの先頭部と連結して、該連結したデータを物理ブロックNの続き部分に対して書き込む。

【0031】

10

20

30

40

50

これにより、同一物理ブロック内に同一論理アドレスのデータを持つ物理ページの存在を禁止するとの条件を満たしつつ、ページ未満データを適正に処理することができる。

【0032】

しかしながら図3に示す従来手法では、ページ未満データの処理時に必ず新たな物理ブロックNへのデータコピーが生じてしまうことが分かる。すなわち、ガベージコレクションが発生するものである。

このように図3に示す従来手法は不要なガベージコレクションの発生を誘発するものであり、その結果、処理速度の低下、及びデバイス寿命の低下を招くものとなる。

【0033】

他の従来方式として、図4には、同一物理ブロック内に同一論理アドレスのデータを持つ物理ページの存在を許容する場合の書込方式を示す。

10

この図4においても、書込対象とする物理ブロックMは未使用の状態であったことを前提とし、また、1回目の書込指示では論理アドレス = 0 ~ 5-1のデータの書き込みが指示され、2回目の書込指示で論理アドレス = 5-2 ~ 127のデータの書き込みが指示されたものとする。

【0034】

この場合も、図中の<1>と示す1回目のホストデータの書込指示に応じては、<2>と示すように、書込指示されたホストデータ(論理アドレス = 0 ~ 5-1)を物理ブロックMの先頭物理ページから順に書き込むことになる。つまりこの場合も、その時点での物理ブロックM内の最終使用済み物理ページに、ページ未満データ(論理アドレス = 5-1)が生じることになる。

20

【0035】

次いで、<3>と示す2回目の書込指示が為されたとする。この図4に示す方式では、同一物理ブロック内に同一論理アドレスのデータを持つ物理ページの存在が許容されるので、2回目の書込指示されたデータの先頭部のページ未満データ(論理アドレス = 5-2)を、当該物理ブロックMに書き込むことができる。

そこでこの場合は、<3>の2回目書込指示に応じては、図中<4>と示すように、まずは物理ページ番号 = 5の物理ページに書き込まれている、1回目の書き込みで生じたページ未満データ(論理アドレス = 5-1)を読み出し、該ページ未満データと、2回目の書込指示で指示されたデータとを連結して、これを物理ブロックMにおけるその時点での最終使用済み物理ページの次の物理ページから順に書き込んでいく。

30

【0036】

但し、この場合の2回目書込指示では、論理アドレス = 127までのホストデータの書き込み指示が為されている。さらに、消去単位 = 物理ブロック単位であるため、1回目の書き込みで生じたページ未満データ(物理ページ番号 = 5)を上書きするということはできない。

これらのことから、<4>のホストデータの書き込みを行っていくと、2回目のホストデータ中の最後の1ページ分のデータ(論理アドレス = 127)を物理ブロックM内に書き込むことができないこととなる。

【0037】

40

そのため、<5>と示すように、物理ブロックMとは別の新たな物理ブロックNを確保し、該物理ブロックNに対し、物理ブロックM内の物理ページ番号0 ~ 4の物理ページに書き込まれた論理アドレス = 0 ~ 4のデータと、同じく物理ブロックM内の物理ページ番号 = 6 ~ 127の物理ページに書き込まれた論理アドレス = 5 ~ 126のデータとを読み出し、これら論理アドレス = 0 ~ 126のデータを物理ブロックNの先頭物理ページから順に書き込み、さらに論理アドレス = 127のデータを物理ブロックNの最終物理ページ(物理ページ番号 = 127)に書き込む。

これにより、論理アドレス的に連続するデータを1つの物理ブロック内に収めることができる。

【0038】

50



この図4に示す従来手法によると、同一物理ブロック内に同一論理アドレスのデータを持つ物理ページの存在が許容されるため、図3の従来手法のように、ページ未満データの処理ごとにガベージコレクションが発生するといった事態は回避できるが、論理アドレスが連続する1ブロック分のデータ書き込みを行うまでの間に必ず1回、別の物理ブロックに対するデータコピー処理が発生するものとなる。すなわち、ガベージコレクションが発生する。

従ってこの図4に示す従来手法としても、ガベージコレクションの発生を誘発するものであり、結果として、処理速度及びデバイス寿命の低下を招く点が問題となる。

【0039】

本実施の形態では、これら従来技術の有する問題点に鑑み、不揮発性メモリの物理的書込最小単位の境界と一致しない切れ目を有するデータについての書き込みが行われる場合において、不要なガベージコレクションの発生を防止して、処理速度及びデバイス寿命の低下の抑制を図ることができるようにする。

【0040】

[1-3. 第1の実施の形態の書込手法]

図5は、第1の実施の形態としての書込手法についての説明図である。

本実施の形態では、物理ページの境界と一致しない切れ目を有するデータについての書き込みが指示されて、ページ未満データが生じる場合には、従来のように当該ページ未満データを対象物理ブロック内に書き込むものとはせず、一旦、所定の一次的記憶領域に記憶させておくものとする。そしてその後、上記ページ未満データと論理アドレスが一致する(ページアドレスが一致する)データの書き込みが指示された場合に、該論理アドレスが一致するデータと、上記一次的記憶領域に記憶させた上記ページ未満データとを合わせたデータが、対象物理ブロック内に書き込まれるようにする。

以下、具体例に沿って、このような実施の形態としての書込手法を説明する。

【0041】

図5において、図中の<1>と示すように、1回目の書込指示として、論理アドレス=0~5-1のホストデータについての書き込みが指示されたとする。

なおこの場合も、対象とする物理ブロックMが未使用であった場合を前提としている。

【0042】

本実施の形態では、<1>と示す1回目の書込指示に応じては、<2>と示すように、指示されたデータ(論理アドレス=0~5-1)のうち、ページ未満データである論理アドレス=5-1のデータを除くデータのみを、物理ブロックMの物理ページ番号=0の物理ページから順に書き込む。

そして、ページ未満データとしての論理アドレス=5-1のデータについては、フラッシュメモリ15内に確保された物理ブロックNに対して書き込んでおく。

【0043】

ここで、該物理ブロックNは、このようなページ未満データを一次的に保持しておくために制御部11が予め確保した物理ブロックであり、以下、このような物理ブロックを「テンポラリーブロック」とも表記する。

【0044】

そして、<1>の1回目書込指示の後、<3>と示すように、該1回目のホストデータと論理的に連続したアドレスを持つデータの書き込みが指示されたとする。図中に示すように、<3>で指示されたホストデータは、論理アドレス=5-2~127のデータであったとする。

【0045】

この<3>の書込指示に応じては、<4>と示すように、先ずはテンポラリーブロックとしての物理ブロックNに保持されたページ未満データ(論理アドレス=5-1)を読み出し、該読み出したページ未満データを、<3>で指示されたホストデータ中のページ未満データ(論理アドレス=5-2)と連結して、その時点で物理ブロック内の最終使用済み物

10

20

30

40

50

理ページの次の物理ページである物理ページ番号 = 6 の物理ページに書き込む。またこれと共に、< 3 > で指示されたホストデータの残り部分（論理アドレス = 6 ~ 127）を物理ブロック内の続き部分（物理ページ番号 = 6 ~ 127）に対して順に書き込む。

なお確認のため述べておくと、上記のように最終使用済み物理ページの次の物理ページからデータを書き込むのは、物理ブロックが物理ページ番号 = 0 の物理ページから順に使用されることが前提とされているためである。

【 0 0 4 6 】

このように第 1 の実施の形態では、物理ページの境界と一致しない切れ目を有するデータについての書き込みが指示されて、ページ未満データが生じた場合には、該ページ未満データを予めフラッシュメモリ 15 内に確保しておいたテンポラリーブロックに対して書き込むものとしている。そしてその後、上記ページ未満データと論理アドレスが一致するデータの書き込みが指示された場合には、該論理アドレスが一致するデータと、上記一時的記憶領域に記憶させた上記ページ未満データとを合わせたデータが、対象物理ブロック内に書き込まれるようにしている。

10

【 0 0 4 7 】

従来手法のようにページ未満データを対象物理ブロック内に書き込むものとしていないので、従来手法で生じていたような不要なガベージコレクションの発生を防止できる。これにより、処理速度及びデバイス寿命の低下を抑制できる。

【 0 0 4 8 】

ところで、物理ページの境界と一致しない切れ目を有するデータの書込指示が為されてページ未満データが生じ、その後、該ページ未満データと対を為すデータ（つまり論理ページアドレスが一致するデータ）の書き込みが指示されたとき、上記本実施の形態の書込手法では、テンポラリーブロックから該当するページ未満データを探し出すということが行われることになる。この際における検索を高速化すべく、本実施の形態では、テンポラリーブロック内におけるページ未満データの記憶状況を管理するためのページ未満データ管理情報を作成するものとしている。

20

【 0 0 4 9 】

図 6 は、ページ未満データ管理情報の構造例を示している。

この図 6 に示すように、ページ未満データ管理情報としては、論理アドレスと物理ページ番号とを対応づけた情報となる。具体的には、テンポラリーブロック内に記憶されるページ未満データの論理アドレスに対し、該ページ未満データが書き込まれたテンポラリーブロック内の物理ページ番号の情報を対応づけた情報となる。

30

【 0 0 5 0 】

制御部 11 は、このようなページ未満データ管理情報の作成を行い、該ページ未満データ管理情報を例えば NV メモリ 16 やフラッシュメモリ 15 等の所定のメモリに記憶させる。

制御部 11 は、テンポラリーブロック内での該当する論理アドレスを持つページ未満データの所在（存在の有無及び格納位置）を確認するにあたって、上記ページ未満データ管理情報を参照する。仮に、このようなページ未満データ管理情報を用いない場合には、テンポラリーブロック内に記憶されるページ未満データを逐次読み出して、該ページ未満データに付されている論理アドレスの情報を取得していく必要があるが、上記のようにページ未満データ管理情報により該当するページ未満データの所在を確認する本実施の形態によれば、テンポラリーブロック内のデータを逐次読み出す必要がなくなり、その分、該当するページ未満データの検索に要する処理時間を削減できる。

40

【 0 0 5 1 】

[ 1-4 . 処理手順 ]

図 7 のフローチャートは、上記により説明したページ未満データ管理情報の作成のための処理を示している。

なおこの図 7 に示す処理、及び後の図 8 に示す処理は、制御部 11 が例えばフラッシュ

50

メモリ 15 や NVメモリ 16 等の所定の記憶装置に記憶されたプログラムに従って実行するものである。

【0052】

図7において、制御部11は、先ずステップS101にてテンポラリーブロックの読み出しを行い、ステップS102においてページ未満データ(テンポラリーブロック内のページ未満データ)の論理アドレスを取得する。そして制御部11は、続くステップS103で、取得した論理アドレスの情報に基づきページ未満データ管理情報を作成する。すなわち、ステップS102で取得したページ未満データの論理アドレスの情報に対し、そのページ未満データが書き込まれたテンポラリーブロック内の物理ページ番号の情報を対応づけることで、ページ未満データ管理情報を作成する。

10

【0053】

制御部11は、このように作成したページ未満データ管理情報を、ステップS104で所定のメモリに記憶させる。前述のようにページ未満データ管理情報を記憶するメモリとしては、例えばNVメモリ16やフラッシュメモリ15などとすればよい。

【0054】

ここで、図7に示すページ未満データ管理情報の作成処理は、テンポラリーブロックに対してページ未満データが書き込まれるごとに実行するのが、検索の高速化を図る上で最も効果的である。

或いは、少なくとも起動時において実行するという手法を採ることもできる。

または、テンポラリーブロックにページ未満データがn回(nは2以上の自然数)書き込まれたごとに実行するということも考えられる。

20

【0055】

この際、テンポラリーブロックに対してページ未満データが書き込まれるごとに実行するとした場合のページ未満データ管理情報の作成処理については、必ずしも図7に示す通りの処理とする必要性はない。図7に示した処理をページ未満データの書き込みごとに実行した場合には、該書き込みごとにテンポラリーブロック内の全てのページ未満データについての論理・物理アドレスの対応関係を構築し直すこととなり、この点で非効率とも考えられる。このため、ページ未満データの書き込みごとに実行するとした場合は、新たにテンポラリーブロックに書き込まれたページ未満データについての論理・物理アドレスの対応関係情報を、既存のページ未満データ管理情報に逐次追加していく手法を採ることができる。

30

なお、図7に示すようにテンポラリーブロック内の全てのページ未満データについての論理・物理アドレスの対応関係を構築する処理を採用する場合には、ページ未満データ管理情報のデータ破損等に対する信頼性を向上できる。

【0056】

図8は、ホストデータの書き込み時に対応して実行されるべき処理を示している。

図8において、制御部11は、ステップS201において、ホスト機器2からデータ書き込み要求に応じて書き込みを行うホストデータの取り込みや論理アドレスの取得等を行う。

具体的に制御部11は、送信されてくるホストデータについてはデバイスインターフェース13を介してバッファRAM14に一時格納させる。また制御部11は、デバイスインターフェース13を介して送信される書き込み要求のコマンドにより、書き込むホストデータの論理アドレスとデータ量を把握する。

40

【0057】

続くステップS202において制御部11は、ページ未満データがあるか否かを判別する。すなわち、上記ステップS201で把握されるホストデータのデータ量の情報に基づき、該ホストデータにページ未満データがあるか否か(つまり今回指示されたホストデータの切れ目が物理ページ単位の境界に一致しないか否か)を判別する。

【0058】

ステップS202において、今回指示されたホストデータの切れ目が物理ページ単位の

50

境界に一致しており、ページ未満データがないとの否定結果が得られた場合、制御部 1 1 は、ステップ S 2 0 3 に進んでホストデータの書き込みを行う。すなわちこの場合は、ホストデータを対象物理ブロック内の最終使用済み物理ページの次の物理ページから順に書き込む。

#### 【 0 0 5 9 】

一方ステップ S 2 0 2 において、今回指示されたホストデータの切れ目が物理ページ単位の境界に一致しておらず、ページ未満データがあるとの肯定結果が得られた場合、制御部 1 1 は、ステップ S 2 0 4 に進んでページ未満データ管理情報を参照し、ステップ S 2 0 5 においてテンポラリーブロックに論理アドレスが一致するページ未満データがあるか否かを判別する。すなわち、テンポラリーブロック内に、ステップ S 2 0 2 で検出された

10

#### 【 0 0 6 0 】

ステップ S 2 0 4 において、テンポラリーブロックに論理アドレスが一致するページ未満データがないとの否定結果が得られた場合、制御部 1 1 はステップ S 2 0 6 に進み、ステップ S 2 0 2 で検出されたページ未満データをテンポラリーブロックに書き込んだ後、ステップ S 2 0 8 にて他のホストデータの書き込みを行う。先の説明から理解されるように、これら他のホストデータの書き込みは対象物理ブロック内における最終使用済み物理ページの次の物理ページから順に行うことになる。

#### 【 0 0 6 1 】

一方ステップ S 2 0 4 において、テンポラリーブロックに論理アドレスが一致するページ未満データがあるとの肯定結果が得られた場合、制御部 1 1 はステップ S 2 0 7 に進み、テンポラリーブロックの該当データと今回のページ未満データ（ステップ S 2 0 2 で検出されたページ未満データ）とを結合して 1 物理ページに書き込んだ後、ステップ S 2 0 8 にて他のホストデータの書き込みを行う。

20

#### 【 0 0 6 2 】

この図 8 に示す処理が実行されることで、従来手法で生じていたような不要なガベージコレクションの発生を防止でき、処理速度及びデバイス寿命の低下を抑制できる。

#### 【 0 0 6 3 】

< 2 . 第 2 の実施の形態 >

30

続いて、第 2 の実施の形態について説明する。

第 2 の実施の形態は、ページ未満データをフラッシュメモリ 1 5 内のテンポラリーブロックに書き込むものとはせず、フラッシュメモリ 1 5 外の所定のメモリに対して書き込むものである。

具体的に本例では、ページ未満データを N V メモリ 1 6 に書き込むものとする。

#### 【 0 0 6 4 】

図 9 は、第 2 の実施の形態の書込手法についての説明図である。

この図 9 では、先の図 5 と同様のホストデータの書込指示が為された場合を例示しているが、この図 9 と図 5 とを比較して分かるように、第 2 の実施の形態は、物理ページの境界と一致しない切れ目を有するデータの書込指示が為されて生じたページ未満データを、N V メモリ 1 6 に記憶させるという点が第 1 の実施の形態と異なるものである。

40

#### 【 0 0 6 5 】

なお確認のため述べておくと、この場合におけるページ未満データ管理情報としては、N V メモリ 1 6 に記憶されるページ未満データを管理する情報を作成する。具体的にこの場合の制御部 1 1 は、N V メモリ 1 6 に記憶されたページ未満データに付された論理アドレスと、そのページ未満データが記憶された N V メモリ 1 6 上の物理アドレスとを対応づけた情報を、ページ未満データ管理情報として作成する。

また、この場合、書込時の処理は、先の図 8 に示したステップ S 2 0 5、S 2 0 6、及び S 2 0 7 における「テンポラリーブロック」の文言を「N V メモリ 1 6」と置き換えた

50

処理を実行すればよい。

【 0 0 6 6 】

第 2 の実施の形態によれば、ページ未満データを一時的に保持するにあたり、フラッシュメモリ 1 5 の記憶容量、つまりはユーザデータの記憶可能容量が圧迫されないようにできる。

【 0 0 6 7 】

< 3 . 変形例 >

以上、本技術に係る実施の形態について説明したが、本技術はこれまでに説明した具体例に限定されるべきものではない。

例えばこれまでの説明では、メモリカード 1 の例を挙げたが、フラッシュメモリ 1 5 と、制御部 1 1 とが別体の構成の場合でも本技術は適用可能である。

なお本技術は、各種メモリカード、SSD (Solid State Drive)、eMMC (Embedded MultiMedia Card) などに適用できる。

【 0 0 6 8 】

また、これまでの説明では、本技術が NAND 型フラッシュメモリを有する記憶装置に適用される場合を例示したが、本技術は、消去単位である物理ブロックのサイズが書込最小単位である物理ページのサイズよりも大とされた不揮発性メモリに対してデータの書き込みが行われる場合に好適に適用できるものであり、用いられる不揮発性メモリは NAND 型フラッシュメモリに限定されるべきものではない。

【 0 0 6 9 】

また、本技術は以下の構成とすることもできる。

( 1 )

書込指示に応じて第 1 の不揮発性メモリにおける対象とする物理的消去単位内にデータを書き込むにあたり、上記書込指示されたデータの切れ目が上記第 1 の不揮発性メモリの物理的書込最小単位の境界と一致しない場合に、上記物理的書込最小単位に満たない単位未満データを所定の一次的記憶領域に記憶させ、その後、上記単位未満データと論理アドレスが一致するデータの書き込みが指示された場合に、該論理アドレスが一致するデータと、上記一次的記憶領域に記憶させた上記単位未満データとを合わせたデータが上記対象とする物理的消去単位内に書き込まれるように制御する制御部を備える

制御装置。

( 2 )

上記制御部は、

上記単位未満データに付される論理アドレスの情報に基づき、上記一次的記憶領域内における上記単位未満データの記憶状況を管理する単位未満データ管理情報を生成する

上記 ( 1 ) に記載の制御装置。

( 3 )

上記第 1 の不揮発性メモリ内の物理的消去単位が上記所定の一次的記憶領域として設定され、

上記制御部は、当該物理的消去単位内に上記単位未満データを記憶させる

上記 ( 1 ) 又は ( 2 ) 何れかに記載の制御装置。

( 4 )

上記第 1 の不揮発性メモリ外の第 2 の不揮発性メモリが上記所定の一次的記憶領域として設定され、

上記制御部は、上記第 2 の不揮発性メモリに上記単位未満データを記憶させる

上記 ( 1 ) 又は ( 2 ) 何れかに記載の制御装置。

( 5 )

上記制御部は、

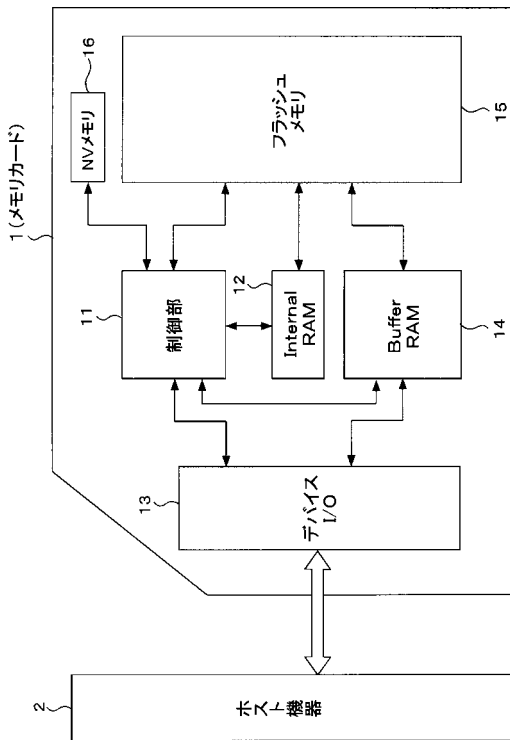
NAND 型フラッシュメモリである上記第 1 の不揮発性メモリに対して書込制御を行う上記 ( 1 ) 乃至 ( 4 ) 何れかに記載の制御装置。

【符号の説明】

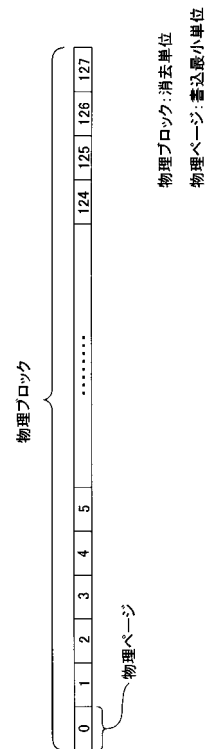
【0070】

- 1 メモリカード、2 ホスト機器、11 制御部、12 インターナルRAM、13 デバイスインターフェース、14 バッファRAM、15 フラッシュメモリ、16 NVメモリ

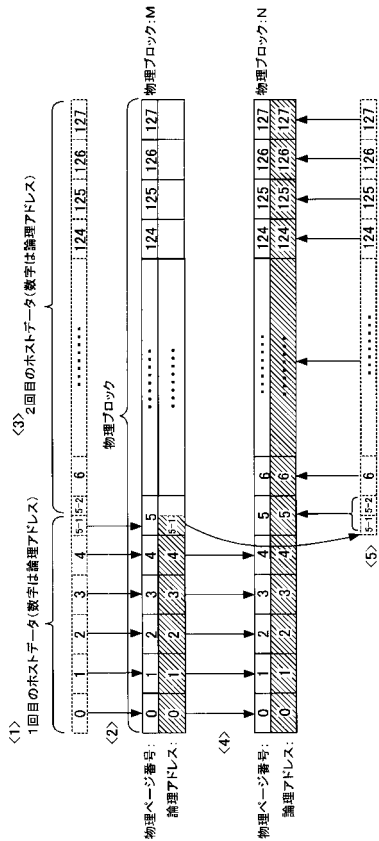
【図1】



【図2】

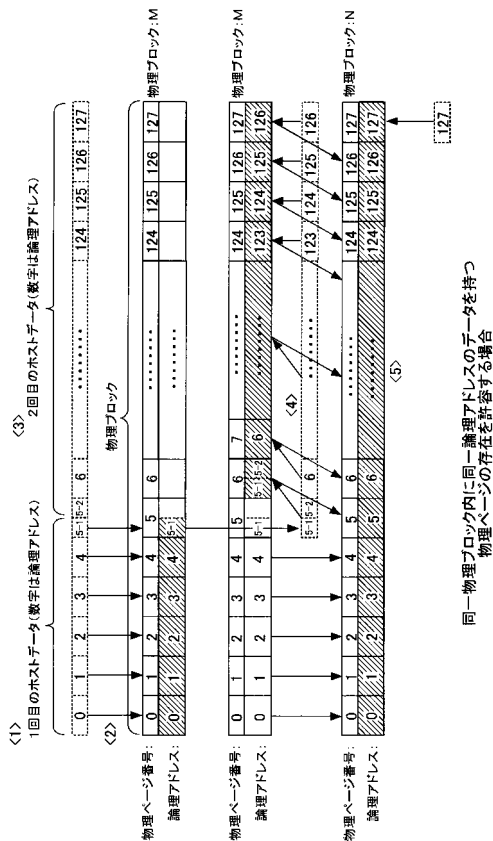


【 図 3 】



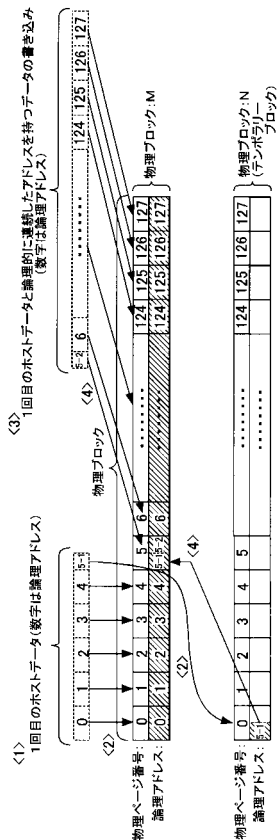
同一物理ブロック内に同一論理アドレスのデータを持つ  
物理ページの存在を禁止している場合

【 図 4 】



同一物理ブロック内に同一論理アドレスのデータを持つ  
物理ページの存在を許容する場合

【 図 5 】



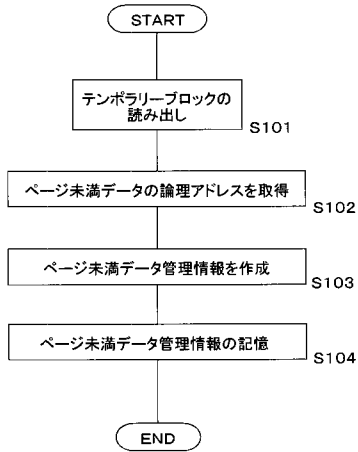
第1の実施の形態

【 図 6 】

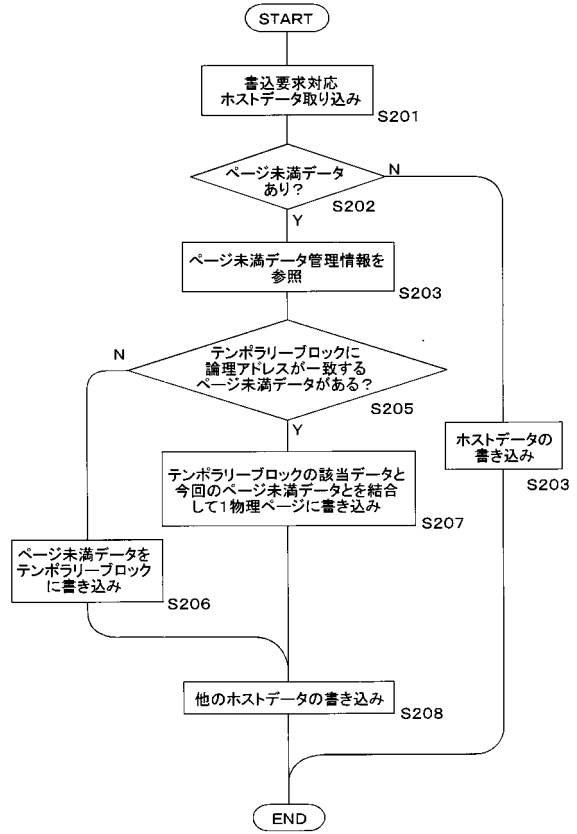
論理アドレス	物理ページ番号
論理アドレス	物理ページ番号
論理アドレス	物理ページ番号
.....	.....
論理アドレス	物理ページ番号
論理アドレス	物理ページ番号

ページ未満データ管理情報

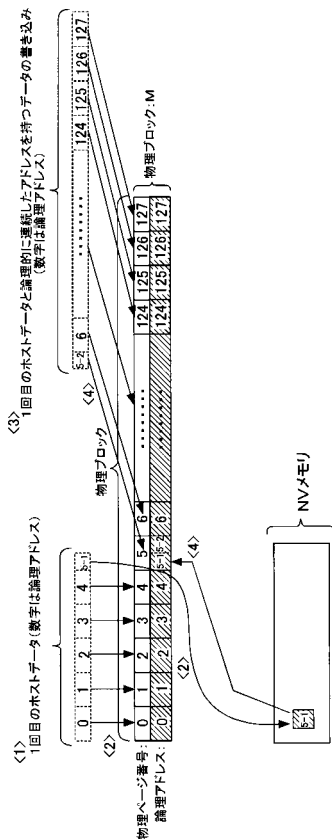
【 図 7 】



【 図 8 】



【 図 9 】



第2の実施の形態